



PATENT

Customer No. 31561
Attorney Docket No.: 07808-US-PA

2841

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Wen-Chih Yang et al.
Application No. : 10/064,575
Filed : 2002/7/29
For : BUMP LAYOUT ON SILICON CHIP
Examiner :

ASSISTANT COMMISSIONER FOR PATENTS
Washington, D.C. 20231

RECEIVED
SEP 18 2002
TECHNOLOGY CENTER 2800

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 90119108,
filed on: 2001/8/6.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: September 12, 2002

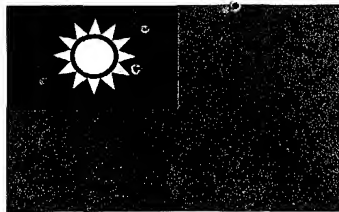
By: Belinda Lee

Belinda Lee

Registration No.: 46,863

Please send future correspondence to:
7F.-1, No. 100, Roosevelt Rd.,
Sec. 2, Taipei 100, Taiwan, R.O.C.
Tel: 886-2-2369 2800
Fax: 886-2-2369 7233 / 886-2-2369 7234

10/064575



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder：

申請日：西元 2001 年 08 月 06 日
Application Date

申請案號：090119108
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 2002 年 8 月 20 日
Issue Date

發文字號：09111016079
Serial No.

RECEIVED
SEP 18 2002
TECHNOLOGY CENTER 2800

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	晶片上之凸塊配置
	英 文	
二、發明人 創作人	姓 名	1 楊文智 2 蘇峰正 3 楊金城
	國 籍	中華民國
三、申請人	住、居所	1 新竹縣寶山鄉明湖路 51 巷 2 弄 11 號 2 新竹縣寶山鄉雙溪村南坑路 46 巷 11 號 3 新竹縣竹北市中正東路 195 號 11 樓之 2
	姓 名 (名稱)	友達光電股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區新竹市力行路 23 號
	代 表 人 姓 名	李焜耀

裝

訂

線

四、中文發明摘要（發明之名稱：

晶片上之凸塊配置

一種晶片上之凸塊配置，係將凸塊配置於整個晶片之主動區域上，以增加凸塊配置的數目。針對具有狹長型結構之晶片則將凸塊配置於靠近長邊之主動區域以及主動區域中央的部分區域上，在晶粒-玻璃接合時，由於凸塊並未配置於靠近短邊之主動區域上，故可以避免發生壓痕較輕的缺點。此外，亦可於靠近短邊之主動區域上配置虛擬凸塊，以使得晶粒-玻璃接合過程中的本壓力量的均勻性能夠最佳化。

英文發明摘要（發明之名稱：

五、發明說明(/)

本發明是有關於一種晶片上之凸塊(bump)配置(layout)，且特別是有關於一種晶片上之凸塊配置，其本壓力量分佈十分平均且相鄰凸塊邊緣與邊緣的距離(bump space)可達短路最大安全距離。

針對多媒體社會的急速進步，多半受惠於半導體元件或顯示裝置之飛躍性進步。就顯示元件而言，陰極射線管(CRT)因具有優異的顯示品質與經濟性，故一直獨佔顯示器市場。然而，陰極射線管在空間利用上與能源消耗上仍有其問題存在。由於顯示器對於輕、薄、短、小以及低能源消耗上的要求日益增加，因此具有高顯示品質、輕、薄、短、小以及低能源消耗特質的薄膜電晶體液晶顯示器(TFT-LCD)已逐漸成為市場的主流。然而，液晶顯示器要能達到顯示的功能，除了必須具備顯示用之液晶面板外，用以驅動液晶面板之驅動晶片(driver IC)更是不可缺少之必要構件。近年來，隨著顯示器所要求的顯示資料量大幅增加，用以驅動面板之驅動晶片必須具備有高輸入/輸出端(I/O)的條件，例如為308個、309個、384個甚至420個輸入/輸出。此外，驅動晶片的設計必須考慮到液晶顯示器的尺寸需求，所以驅動液晶面板之驅動晶片通常設計成長條型，以使得配置於驅動晶片邊緣輸入/輸出端(I/O pad)的數目能夠提昇，並可同時顧及液晶顯示器的尺寸需求。而現行液晶顯示器的驅動晶片大多以晶粒-玻璃接合製程(Chip On Glass, COG)、晶粒-軟片接合製程(Chip On Film, COF)、晶粒-電路板接合製程(Chip On Board, COB)

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(2)

或軟片式晶粒接合(Tape Automated Bonding, TAB)等方式與液晶面板接合。

現行 COG 技術中，用於液晶顯示器之驅動晶片上的凸塊配置可以略分為兩種型態，一種為閘極驅動晶片，而另一種為源極驅動晶片。閘極驅動晶片上的輸入/輸出端(I/O)較少，而源極驅動晶片的輸入/輸出端(I/O)則較多。

首先請參照第 1 圖，其繪示為習知 LCD 驅動晶片(driver IC)上凸塊的配置示意圖。一般超扭轉向列液晶顯示器(STN-LCD)或薄膜電晶體液晶顯示器(TFT-LCD)之驅動晶片 100，其凸塊 102 多採用單排的排列方式，且凸塊 102 分佈於驅動晶片 100 主動區域的邊緣，而驅動晶片 100 之凸塊 102 內部區域則為一線路區 104。

習知驅動晶片上的凸塊主要配置於驅動晶片的邊緣，而中央區域為線路區。由於凸塊僅以單排排列的方式配置於驅動晶片的邊緣，所能配置的凸塊數目便受限於驅動晶片邊緣的長度、凸塊尺寸與凸塊節距(pitch)，若欲再增加配置的凸塊數目則需進一步縮小凸塊的尺寸。

接著請參照第 2 圖，其繪示為習知另一種 TFT LCD 驅動晶片上凸塊的配置示意圖。驅動晶片 200 上所需配置的凸塊 202 數目遠大於驅動晶片 100 上的凸塊 102 數目(繪示於第 1 圖中)。基於凸塊數目以及其所搭配之液晶顯示器的尺寸的考量，所以源極驅動晶片的外型通常設計為狹長之矩形結構。驅動晶片 200 具有一主動區域，主動區域上靠近第一長邊 206 的凸塊 202 是採用雙排交錯排列的方式

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

配置，靠近第二長邊 208 的凸塊 202 是採用單排排列的方式配置，而靠近第一短邊 210 與第二短邊 212 的凸塊 202 是採用陣列排列的方式配置。此外，驅動晶片 200 中央主動區域則為一線路區 204。

習知源極驅動晶片 200 主動區域上的凸塊 202 係採不同方式的配置，在 COG 製程中會有本壓力量不平均的問題，進而導致靠近第一短邊 210 與第二短邊 212 的凸塊 202 出現壓痕較輕的缺點，故會有信賴性(reliability)不足問題。

因此，本發明的目的在提出一種晶片上之凸塊配置，可於驅動晶片主動區域上配置更多的凸塊，且可將 COG 製程中的本壓力量分佈最佳化，以改善例如狹長型驅動晶片在靠近短邊區域上之凸塊出現壓痕較輕的缺點。

為達本發明之上述目的，提出一種驅動晶片之驅動晶片上之凸塊配置，係將凸塊以格狀陣列(grid array)的方式排列於驅動晶片之主動區域上。其中，凸塊例如以前後排對齊排列、交錯排列（前後排不對齊）或是部分區域前後排對齊排列，部分區域交錯排列的陣列排列方式進行配置，以使得驅動晶片在 COG 製程中的本壓力量平均分佈於全部凸塊面積上。而驅動晶片之線路區則分佈於凸塊之間的區域(bump space)下方，如此可以更有效地利用驅動晶片上的面積，且可視驅動晶片的設計需求，配置更多的凸塊於驅動晶片上。

為達本發明之上述目的，提出一種驅動晶片上之凸塊

五、發明說明(4)

配置，係將凸塊配置於不會有壓痕較輕的區域上。由於 TFT LCD 驅動晶片一般為狹長型之晶片，故驅動晶片會具有一第一長邊、一第二長邊、一第一短邊與一第二短邊。本發明係將驅動晶片主動區域上，靠近第一長邊的凸塊例如係採用雙排交錯排列的方式配置，靠近第二長邊的凸塊例如係採用單排排列的方式配置，而靠近第一短邊與第二短邊的主動區域上則不配置凸塊。然而，本發明將原先配置於靠近第一短邊與第二短邊的凸塊，移向晶片中央方向，而配置於接近驅動晶片中央的區域上，如此將不會有靠近第一短邊與第二短邊的凸塊在 COG 製程後會有壓痕較輕的缺點。亦即，可將長度側端區域有壓痕較輕之慮者之凸塊群移往內部，側端區域則可視需要而增加虛擬凸塊設計。由於上述的凸塊配置方式，會於主動區域上分出多個線路區塊，而各個線路區之間可例如藉由至少一線路電性連接。

本發明於驅動晶片在靠近第一短邊與第二短邊之主動區域上，亦可例如配置有虛擬凸塊(dummy bump)，用以平衡源極驅動晶片在 COG 製程中的本壓力量分佈。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖繪示為習知驅動晶片上凸塊的配置示意圖；

第 2 圖繪示為習知另一種驅動晶片上凸塊的配置示意圖；

五、發明說明(5)

第 3 圖與第 4 圖繪示為依照本發明之第一種較佳實施例之驅動晶片上凸塊的配置示意圖；

第 5 圖繪示為依照本發明之第二種較佳實施例之驅動晶片上凸塊的配置示意圖；以及

第 6 圖繪示為依照本發明之第三種較佳實施例之驅動晶片上凸塊與側端區域虛擬凸塊的配置示意圖。

圖式之標示說明：

100、300、400：驅動晶片

102、202、302、402、502、602：凸塊

104、204、304、404、504、604：線路區

200、500、600：驅動晶片

206、506、606：第一長邊

208、508、608：第二長邊

210、510、610：第一短邊

212、512、612：第二短邊

504a、504b、504c：線路區塊

606：虛擬凸塊

較佳實施例

請參照第 3 圖與第 4 圖，其繪示為依照本發明一較佳實施例之第一種驅動晶片上凸塊的配置示意圖。為了因應驅動晶片 300 上日益增加的輸入/輸出端(I/O)數目，本發明在驅動晶片 300 上主動區域(active area)所配置的凸塊 302 數目可以比習知的凸塊配置方式多出許多。首先請參照第 3 圖，凸塊 302 以格狀陣列的方式排列於驅動晶片 300

五、發明說明(6)

之主動區域上。其中，凸塊 302 例如是以前後排對齊排列的方式配置於整個主動區域上，以使得驅動晶片 300 在 COG 製程中的本壓力量能夠分佈較為平均。而驅動晶片 300 之線路區 304 則分佈於凸塊 302 之間的區域(bump space)下方，故可以更有效地利用驅動晶片 300 上的面積，且可視驅動晶片 300 的設計需求，配置更多的凸塊 302 於驅動晶片上。

接著請參照第 4 圖，凸塊 402 以格狀陣列的方式排列於驅動晶片 400 之主動區域上。其中，凸塊 402 例如是以前後排交錯排列（前後排不對齊）的方式配置於整個主動區域上，以使得驅動晶片 400 在 COG 製程中的本壓力量分佈能夠較為平均。而驅動晶片 400 之線路區 404 則分佈於凸塊 402 之間的區域(bump space)下方，故可以更有效地利用驅動晶片 400 上的面積，且同樣可視驅動晶片 400 的設計需求，配置更多的凸塊 402 於驅動晶片 400 上。此外，凸塊 402 的配置亦可以採用於部分區域以前後排對齊的方式排列，而部分區域則以交錯排列的方式排列，其設計可視需求而作調整。

不論是何種方式的陣列排列（前後排對齊、前後排交錯），在不改變凸塊尺寸與凸塊間距的條件下，都可以在驅動晶片上配置為數更多之凸塊，進而使得凸塊邊緣與邊緣之間的距離(bump space)不會受限於驅動晶片邊緣的長度。

接著請參照第 5 圖，其繪示為依照本發明一較佳實施

五、發明說明(7)

例第二種驅動晶片上凸塊的配置示意圖。驅動晶片 500 具有一主動區域，且具有一第一長邊 506、一第二長邊 508、一第一短邊 510 以及一第二短邊 512。主動區域上靠近第一長邊 506 的凸塊 502，例如係採用雙排交錯排列的方式配置，靠近第二長邊 508 的凸塊 502，例如係採用單排排列的方式配置，而靠近第一短邊 510 與第二短邊 512 的主動區域上則不配置凸塊 502。然而，本發明將原先（習知）配置於靠近第一短邊 510 與第二短邊 512 的凸塊 502，配置於接近驅動晶片 500 中央的區域上，如此將可避免靠近第一短邊 510 與第二短邊 512 的凸塊 502，在 COG 製程後會有壓痕較輕的缺點。由於上述的凸塊 502 配置方式，驅動晶片 500 上的線路區 504 將會被分割成多個線路區塊 504a、504b、504c，而線路區塊 504a、504b、504c 係可藉由例如至少一線路（circuit）進行電性連接。

最後請參照第 6 圖，其繪示為依照本發明之第三種較佳實施例驅動晶片上凸塊與虛擬凸塊的配置示意圖。第 6 圖中所繪示的凸塊配置與上述第 5 圖中的凸塊配置相似，皆是將原先（習知）配置於靠近第一短邊 610 與第二短邊 612 的凸塊 602，配置於接近驅動晶片 600 中央的區域上，以避免靠近第一短邊 610 與第二短邊 612 的凸塊 602，在後續 COG 製程後會有壓痕較輕的缺點發生。此外，在第 6 圖中，本發明在靠近第一短邊 610 與第二短邊 612 的主動區域上配置虛擬凸塊 606。當驅動晶片 600 在後續進行 COG 製程時，虛擬凸塊 606 可以進一步的使製程中的本壓力量

五、發明說明(8)

分佈更均勻。此外，即使虛擬凸塊 606 在進行 COG 製程後發生壓痕較輕的現象，由於虛擬凸塊 606 不具有對外電性連接的實際功效，故不會影響到驅動晶片與玻璃之間的接合(bonding)。

本發明上述之凸塊配置，雖僅以液晶顯示器的閘極驅動晶片、源極驅動晶片作為說明，但本發明之凸塊配置方式，可廣泛應用於其他 COG 製程、COF 製程、COB 製程與 TAB 製程...等所使用之晶片。

綜上所述，本發明晶片上之凸塊配置至少具有下列優點：

1.本發明晶片上之凸塊配置可以在驅動晶片上配置較多凸塊。

2.本發明晶片上之凸塊配置在 COG 製程、COF 製程、COB 製程與 TAB 製程...等製程時，本壓力量分佈的情形可以達到最佳化。

3.本發明晶片上之凸塊配置在 COG 製程、COF 製程、COB 製程與 TAB 製程...等製程後，於驅動晶片的短邊不會有壓痕較輕，影響電性連接的缺點。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

六、申請專利範圍

1.一種晶片上之凸塊配置，適用於一驅動晶片上之凸塊配置，該驅動晶片上具有一主動區域，該晶片上之該些凸塊配置係以陣列方式配置於該主動區域上。

2.如申請專利範圍第 1 項所述之晶片上之凸塊配置，其中該主動區域上中更包括有一線路區。

3.如申請專利範圍第 2 項所述之晶片上之凸塊配置，其中該線路區係分佈於該些凸塊之間。

4.如申請專利範圍第 1 項所述之晶片上之凸塊配置，其中該些凸塊係以前後排對齊之陣列方式配置。

5.如申請專利範圍第 1 項所述之晶片上之凸塊配置，其中該些凸塊係以前後排交錯之陣列方式配置。

6.如申請專利範圍第 1 項所述之晶片上之凸塊配置，其中該些凸塊係以前後排對齊搭配上前後排交錯之陣列方式配置。

7.一種晶片上之凸塊配置，適用於一驅動晶片上之凸塊配置，該晶片上之凸塊配置至少包括：

一狹長型晶片，該狹長型晶片上具有一主動區域，且該狹長型晶片具有一第一短邊、一第二短邊、一第一長邊與一第二長邊；以及

複數個凸塊，該些凸塊配置於靠近該第一長邊、該第二長邊之該主動區域上以及該主動區域的部分區域上，以將該主動區域分成複數個線路區塊。

8.如申請專利範圍第 7 項所述之晶片上之凸塊配置，其中該第一短邊與該第二短邊之該主動區上更配置有複數

六、申請專利範圍

個虛擬凸塊。

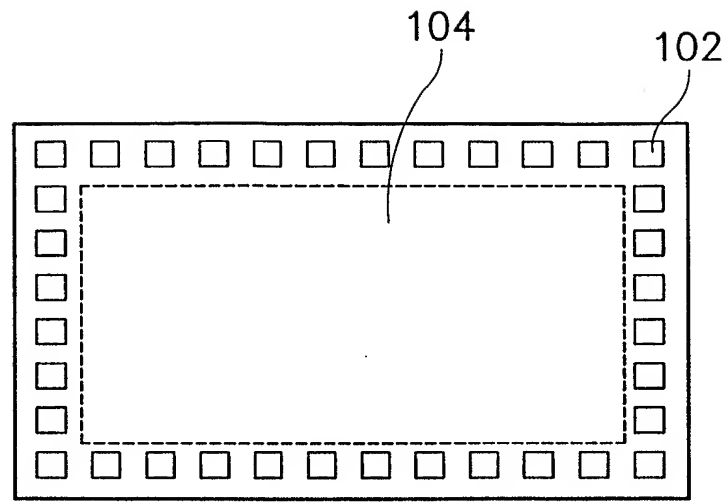
9.如申請專利範圍第 7 項所述之晶片上之凸塊配置，其中靠近該第一長邊之該些凸塊係以前後排對齊之陣列方式配置。

10.如申請專利範圍第 7 項所述之晶片上之凸塊配置，其中靠近該第一長邊之該些凸塊係以前後排交錯之陣列方式配置。

11.如申請專利範圍第 7 項所述之晶片上之凸塊配置，其中靠近該第二長邊之該些凸塊係以前後排對齊之陣列方式配置。

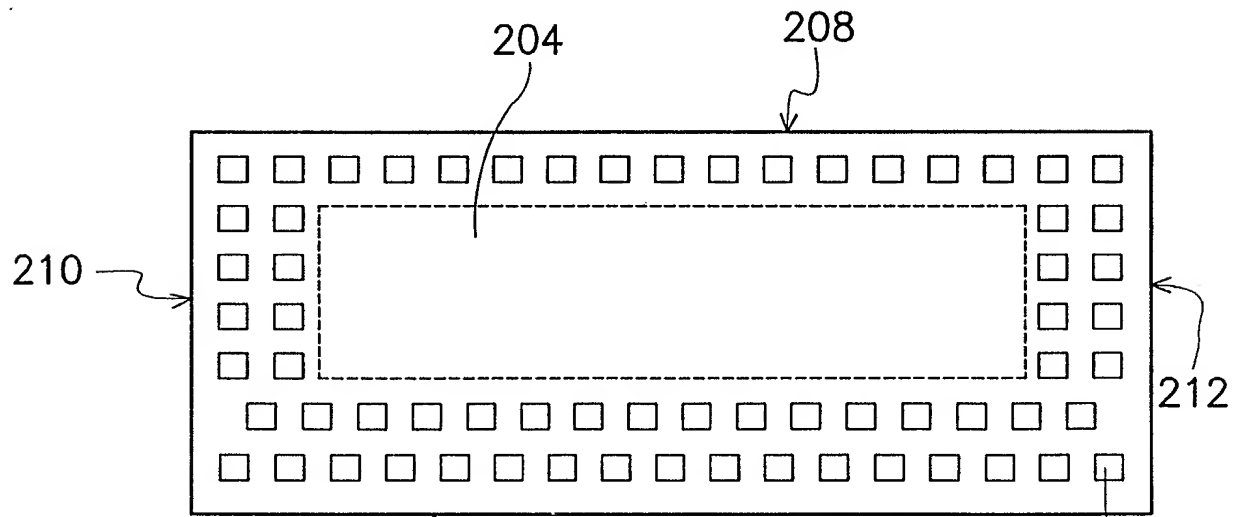
12.如申請專利範圍第 7 項所述之晶片上之凸塊配置，其中靠近該第二長邊之該些凸塊係以前後排交錯之該陣列方式配置。

13.如申請專利範圍第 7 項所述之晶片上之凸塊配置，其中該些線路區塊係藉由至少一線路電性連接。



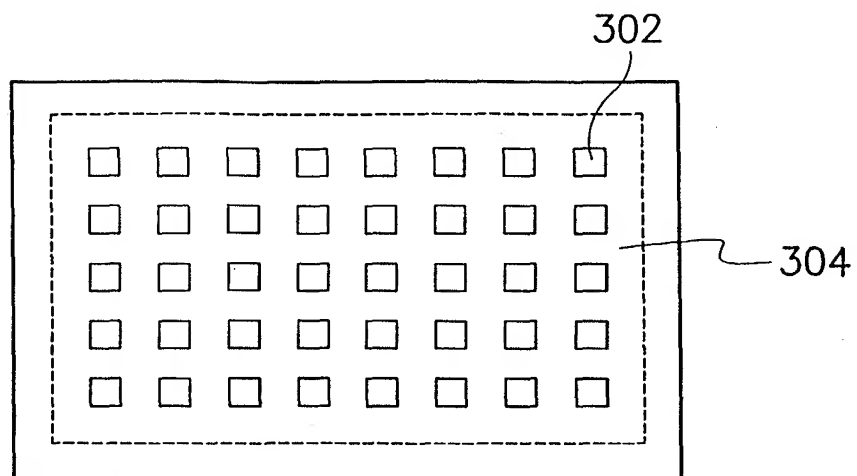
第 1 圖

100



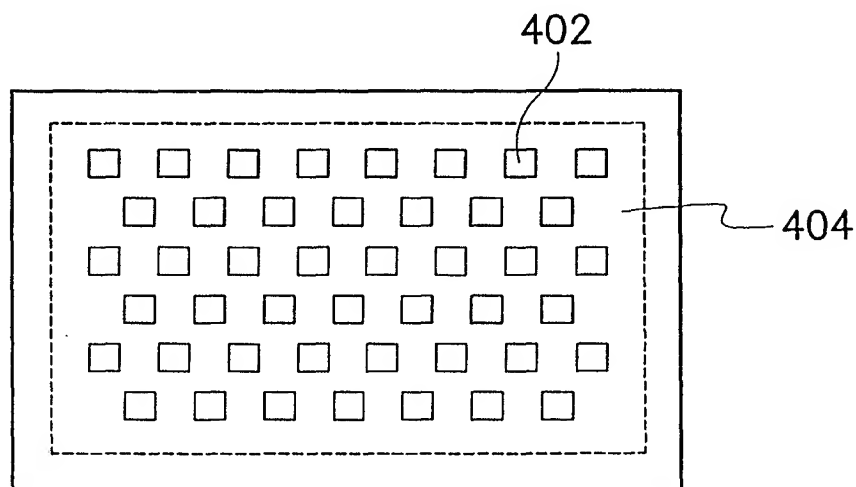
第 2 圖

200



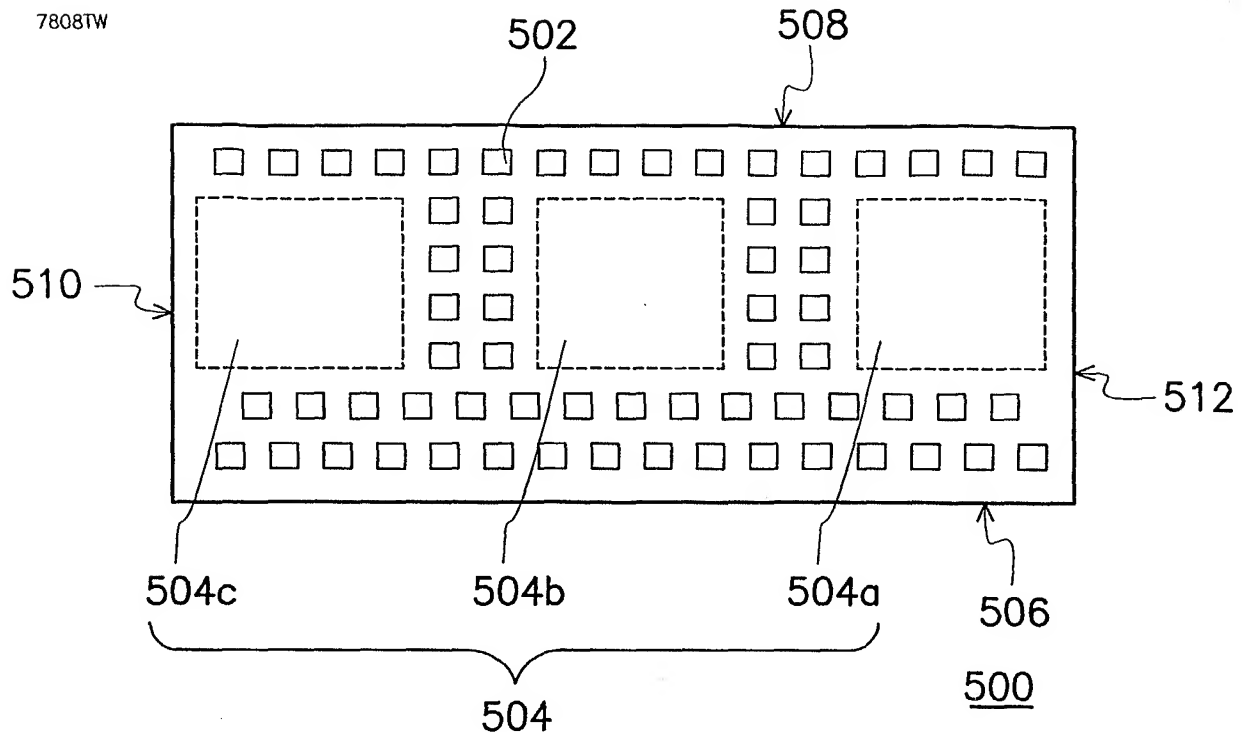
第 3 圖

300

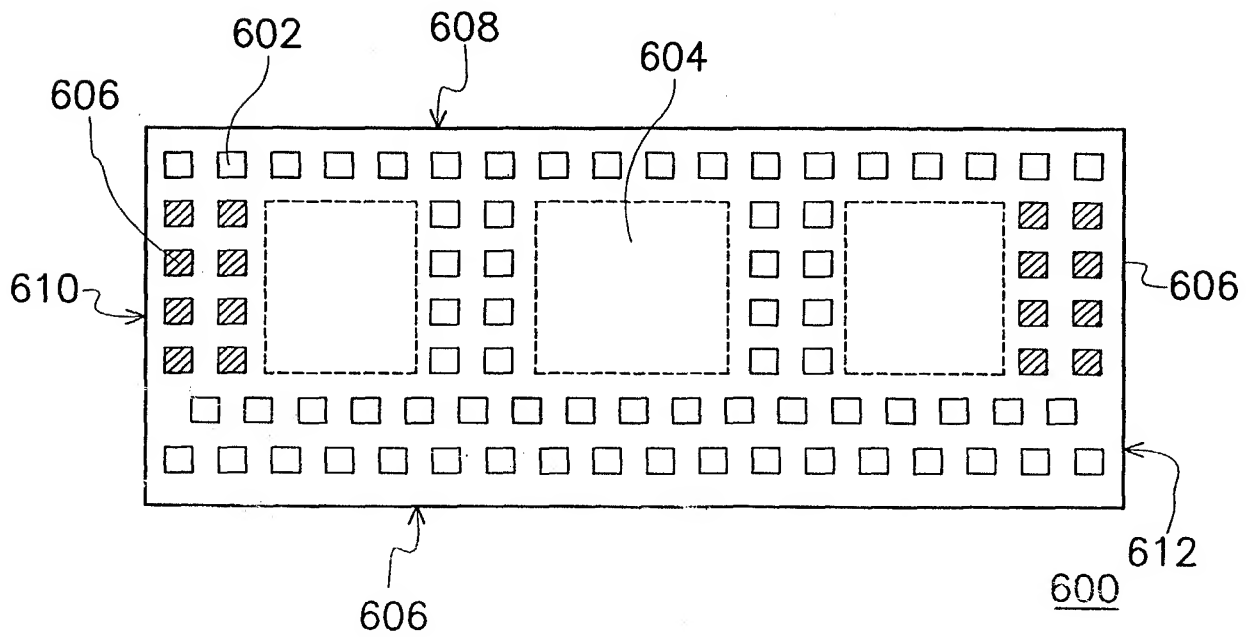


第 4 圖

400



第 5 圖



第 6 圖